



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08293492 A**(43) Date of publication of application: **05.11.96**

(51) Int. Cl. **H01L 21/312**
H01L 21/3213
H01L 23/29
H01L 23/31

(21) Application number: **07123184**(71) Applicant: **NEC CORP**(22) Date of filing: **24.04.95**(72) Inventor: **SHINOHARA MASAhide**

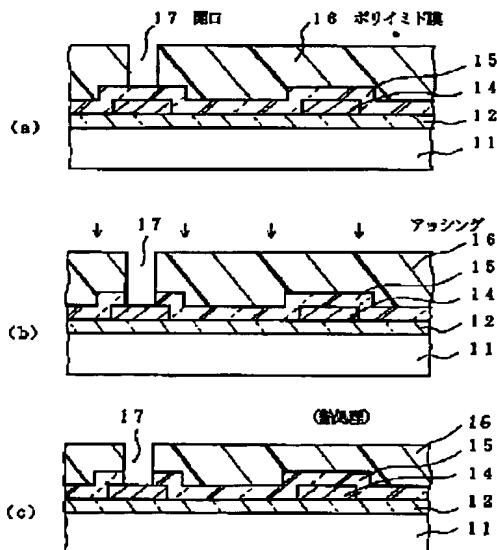
(54) **METHOD OF MANUFACTURING
 SEMICONDUCTOR DEVICE**

(57) Abstract:

PURPOSE: To prevent corrosion of a metal wiring exposed from a passivation film and also prevent a close adhesion between a polyimide film as a buffer layer and mold resin.

CONSTITUTION: A metal wiring 14 is formed on a semiconductor substrate 11 and an insulation film 15 is formed thereon, and a polyimide film 16 is formed thereon, so that the polyimide film 16 is patterned. With the use of this as a mask, the insulation film 15 is selectively etched. Thereafter, a surface of the polyimide film 16 is ashed with oxygen plasma and heated to perform imidic reaction of the polyimide film 16. After the insulation film 15 is etched, it is oxygen-ashed, whereby an etchant used for the etching is removed together with the polyimide on the surface to prevent corrosion of the metal wiring 14. Further, it is heated after ashing, whereby imidic coupling separated by the ashing can be recoupled to prevent a reduction in a close adhesion to mold resin.

COPYRIGHT: (C)1996,JPO



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-293492

(43)公開日 平成8年(1996)11月5日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/312		H 0 1 L 21/312	B
	21/3213		21/88	N
	23/29		23/30	C
	23/31			R

審査請求 有 請求項の数 6 F D (全 7 頁)

(21)出願番号 特願平7-123184

(22)出願日 平成7年(1995)4月24日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 篠原 正英

東京都港区芝五丁目7番1号 日本電気株式会社内

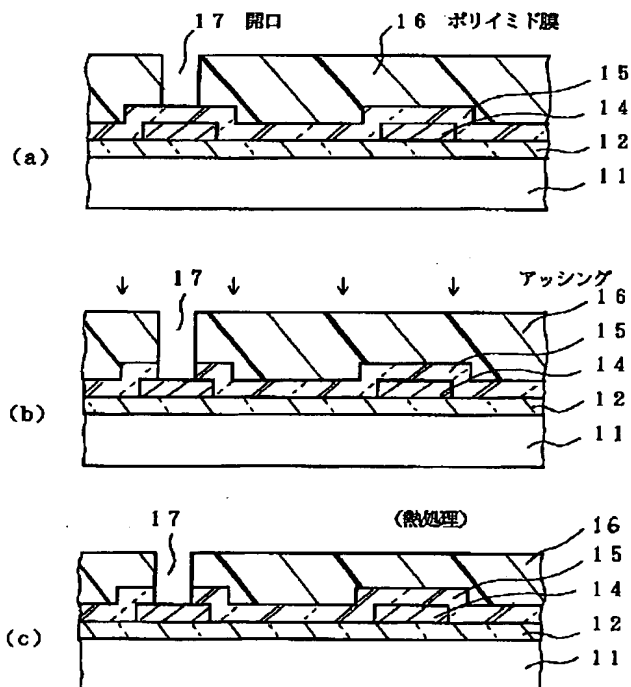
(74)代理人 弁理士 鈴木 章夫

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【目的】 パッシベーション膜から露呈される金属配線の腐食を防止するとともに、バッファ層としてのポリイミド膜とモールド樹脂との密着性の低下を防止する。

【構成】 半導体基板11上に金属配線14を形成し、この上に絶縁膜15を形成し、その上にポリイミド膜16を形成した上でこのポリイミド膜16のパターン加工を行ない、これをマスクに絶縁膜15を選択的にエッチングする。その後に酸素プラズマでポリイミド膜16の表面のアッシングを行ない、かつ熱処理を行ってポリイミド膜16のイミド化反応を行う。絶縁膜15のエッチング後に酸素アッシングをすることで、エッチングに用いたエッチャントを表面のポリイミドと共に除去し、金属配線14の腐食を防止する。また、アッシング後に熱処理を行うことで、アッシングにより解離したイミド結合を再結合でき、モールド樹脂との密着性低下を防止する。



【特許請求の範囲】

【請求項1】 半導体基板上に金属配線を形成する工程と、この金属配線上に絶縁膜を形成する工程と、この絶縁膜上にポリイミド膜を形成する工程と、前記ポリイミド膜のパターン加工を行う工程と、パターン加工されたポリイミド膜をマスクに前記絶縁膜を選択的にエッチングする工程と、エッチング後に酸素プラズマで前記ポリイミド膜表面のアッシングを行う工程と、熱処理を行い前記ポリイミド膜のイミド化反応を行う工程を含むことを特徴とする半導体装置の製造方法。

【請求項2】 半導体基板上に金属配線を形成する工程と、この金属配線上に絶縁層を形成する工程と、この絶縁膜上にポリイミド膜を形成する工程と、前記ポリイミド膜のパターン加工を行う工程と、パターン加工されたポリイミド膜の第1熱処理を行う工程と、前記ポリイミド膜をマスクに前記絶縁膜を選択的にエッチングする工程と、エッチング後に酸素プラズマで前記ポリイミド膜表面のアッシングを行う工程と、前記ポリイミド膜の第2熱処理を行う工程を含むことを特徴とする半導体装置の製造方法。

【請求項3】 第1の熱処理は低温で行い、第2の熱処理は第1の熱処理よりも高温で行う請求項2の半導体装置の製造方法。

【請求項4】 絶縁膜はパッシベーション膜としてのシリコン窒化膜であり、この絶縁膜をフッ素系混合ガスにより選択エッチングする請求項1ないし3の半導体装置の製造方法。

【請求項5】 ポリイミド膜は、ポリイミド前駆体溶液を半導体基板上に滴下し、かつ回転塗布して形成する請求項1ないし4の半導体装置の製造方法。

【請求項6】 半導体基板からチップ単位に切り分け、切り分けたチップをモールド樹脂に封止する工程を含む請求項1ないし5の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置の製造方法に関し、特にバッファコート層を有し、かつモールド樹脂で封入された半導体装置の製造方法に関する。

【0002】

【従来の技術】 半導体装置として半導体素子チップの表面にパッシベーション膜を形成し、この半導体素子チップをモールド樹脂で封止した構成のものが提供されている。近年、半導体装置の大型化に伴い、温度変化により生じるモールド樹脂とパッシベーション膜の間の応力が大きくなり、両者の界面に隙間が生じ、耐湿性等の劣化を生じることになる。このため、このような応力を緩和するため、モールド樹脂とパッシベーション膜の間にバッファ層としてポリイミド膜を設けたものが提案されている。

【0003】 ところで、半導体素子チップの製造工程上

の要求から、パッシベーション膜、及びポリイミド膜はスクライプ線とボンディングパッドに相当する部分を開口除去する必要がある。このための加工方法としてはパッシベーション膜、ポリイミド膜それぞれにフォトリソをマスクに用いてパターン形成を行う方法と、ポリイミド膜を先にパターン形成した後、これをマスクとしてパッシベーションのパターン加工を行う方法とがある。しかしながら、前者のパターン形成方法では、工程数が多くなるという不具合を有しており、納期の短縮等が望まれている現状には適さない。後者の加工方法としては特開平4-025047号公報、特開平4-043614号公報などが開示されており、これらについて図を用いて説明する。

【0004】 図6は従来のポリイミドをマスクとしてパッシベーション膜を加工する方法を工程順に示す半導体装置の縦断面図である。先ず、図6(a)のように素子の形成されたウェハ状の半導体基板31上に絶縁膜32を介し金属膜、例えばAl系合金の一種であるAl-Si-Cu膜33をスパッタ法を用いて高さ500nm形成する。そして、このAl-Si-Cu膜上にフォトリソを回転塗布法にて塗布し、露光、現像を行いレジストパターンを形成する。形成したレジストパターンをマスクに、塩素系ガスをを用いた反応性イオンエッチング(以下、RIEと称す)を行いAl-Si-Cu配線34を形成する。

【0005】 次いで、図6(b)のように、形成した配線34上に化学的気相成長(以下、CVDと称す)法を用いてパッシベーション膜例えばシリコン窒化膜(SiN)35を厚さ1000nm形成する。続いて、前記SiN膜上に感光性ポリイミド前駆体溶液を滴下し、かつ回転塗布法を用いて所望する膜厚例えば2000nmで膜36を形成する。そして、図6(c)のようにこのポリイミド膜36を露光、現像して開口37を設ける等の所要のパターン加工を行った後、図6(d)のように温度が300℃~400℃、時間が60分~120分の間の最適な条件で熱処理を行い膜36の硬化を行う。かかる上で、硬化した膜36をマスクにして、フッ素系混合ガス、例えばCF₄/O₂混合ガスをを用いてRIEによるエッチングを行い、SiN膜35の加工を行う。

【0006】 なお、以上の加工が終わった後、前記した開口部分のスクライプ線に沿ってウェハ状の半導体装置をチップ毎に切り分け、このチップをリードフレームに接着し、同様に前記した開口部分のチップ上のボンディングパッドとリードフレームの接続を行った後、全体をモールド樹脂に封入する。

【0007】

【発明が解決しようとする課題】 以上に述べたポリイミドを硬化させた膜をマスクとしたパッシベーション膜のパターン加工方法では、パッシベーション膜のエッチング時に用いるフッ素系ガスのイオンがポリイミド膜表面

部に残留し、空気中の水分の影響で露出したAl系金属部分が腐食するという問題を有している。この金属部分の腐食を抑制するためには、ポリイミド膜表面を酸素アッシング処理を行いポリイミド膜表面のごく一部をエッチングバックで削り取る事で、膜表層部分に残留しているフッ素イオンを除去し、Al腐食を抑えることが考えられる。しかしながら、この方法では酸素アッシング時の酸素によりポリイミド表面部分のイミド結合が解離してしまうため、モールド樹脂との密着性が低下するという問題点を有している。

【0008】

【発明の目的】本発明の目的は、金属部分の腐食を防止するとともに、ポリイミドとモールド樹脂との密着性の低下を防止することを可能とした半導体装置の製造方法を提供することにある。

【0009】

【課題を解決するための手段】本発明の製造方法は、半導体基板上に金属配線を形成し、この金属配線上に絶縁膜を形成し、この絶縁膜上にポリイミド膜を形成し、このポリイミド膜のパターン加工を行ない、パターン加工されたポリイミド膜をマスクに絶縁膜を選択的にエッチングし、その後酸素プラズマでポリイミド膜の表面のアッシングを行ない、かつ熱処理を行ってポリイミド膜のイミド化反応を行う工程を含んでいる。

【0010】また、本発明の他の製造方法は、半導体基板上に金属配線を形成し、この金属配線上に絶縁層を形成し、この絶縁膜上にポリイミド膜を形成した上で、このポリイミド膜のパターン加工を行ない、パターン加工されたポリイミド膜を第1熱処理し、かつポリイミド膜をマスクに絶縁膜を選択的にエッチングし、その後酸素プラズマでポリイミド膜表面のアッシングを行ない、さらにポリイミド膜の第2熱処理を行う工程を含んでいる。

【0011】

【作用】本発明ではポリイミドパターン加工を行った後、絶縁膜のエッチングを行い、その後酸素アッシングをすることで、エッチングに用いたフッ素イオンを表面のポリイミドと共に除去し、金属部分の腐食を防止する。また、アッシング後に熱処理を行うことで、アッシングにより解離したイミド結合を再結合でき、モールド樹脂との密着性低下を防止する。

【0012】また、ポリイミドを用いてエッチングを行う前に第1熱処理を行うことで、ポリイミド膜中の溶媒を揮発させ、エッチング中におけるデガスが抑制され、安定したエッチングが可能となる。

【0013】

【実施例】次に、本発明の実施例を図面を参照して説明する。図1及び図2は本発明の一実施例の工程断面図を示す。まず、図1(a)のように、素子の形成された半導体基板11上に下地絶縁膜12を形成し、この下地絶

縁膜12上にスパッタ技術あるいは蒸着技術を用いて、金属膜、例えばAl系合金の1つであるAl-Si-Cu膜13を高さ500nmで形成する。そして、図1(b)のように、Al-Si-Cu膜13上にフォトリジストを塗布し、露光、現像を行いレジストパターンを形成した後、このパターンをマスクに塩素系ガスをを用いたRIEでのエッチングを行いAl-Si-Cu膜13を所要の配線パターン金属配線14に加工する。

【0014】次いで、図1(c)のように、形成した金属配線14上にCVD法でパッシベーション膜としてのSiN膜15を厚さ1000nmで形成する。そして、図1(d)のように、前記SiN膜15上に感光性ポリイミド前駆体溶液を滴下し、回転塗布を行い半導体基板11の全面に広げ、所望する膜厚、例えば2000nmのポリイミド膜16を形成する。

【0015】次に、図2(a)のように、ポリイミド膜16を露光、現像し、半導体基板11のスクライプ線及びパッドに相当する部分に開口17を設けるためのパターン加工を行う。次いで、図2(b)のように、形成されたポリイミドパターンをマスクに、フッ素系の混合ガス、例えばCF₄/O₂を用いたRIEにより前記SiN膜15のエッチングを行なう。続いて、その後、パワー100W~1000W、時間10分~30分の最適な条件で酸素プラズマによる半導体基板11の表面のアッシング処理を行う。さらに、図2(c)のように、300℃~400℃の温度範囲、60分~120分の時間の最適な条件での熱処理を行いポリイミド膜16を硬化させる。

【0016】その後、図示は省略するが、前記した開口部分のスクライプ線に沿ってウェハ状の半導体装置をチップ毎に切り分け、このチップをリードフレームに接着し、同様に前記した開口部分のチップ上のボンディングパッドとリードフレームの接続を行った後、全体をモールド樹脂に封入する。これにより、樹脂封止型の半導体装置が完成される。

【0017】したがって、このように作製された半導体装置では、ポリイミド膜16のパターン加工を行った後、SiN膜15のエッチングを行い、その後酸素アッシングをすることで、エッチングに用いたフッ素イオンがポリイミド膜16の表面に残存していても、この酸素アッシングによってフッ素イオンは表面のポリイミドと共に除去される。これにより、その後におけるフッ素イオンが原因とされる金属配線14の腐食が防止される。また、このアッシング後に熱処理を行っているので、アッシングにより解離したポリイミド膜16におけるイミド結合を再結合でき、モールド樹脂との密着性低下が防止され、その界面を通して水分が侵入されることが防止され、耐湿性が改善される。

【0018】図3及び図4は本発明の実施例2の工程断面図を示す図である。まず、図2(a)のように、素子

の形成されたSiからなる半導体基板21上に下地絶縁膜22を形成し、この下地絶縁膜22上にスパッタ技術あるいは蒸着技術を用いて、金属膜例えばAl系合金の一つであるAl-Si-Cu膜23を高さ500nmで形成する。そして、図2(b)のように、Al-Si-Cu膜23上にフォトリソを回転塗布し、露光、現像を行いレジストパターンを形成した後、レジストパターンをマスクに、塩素系ガスをを用いたRIEでのエッチングを行い、金属配線24に加工する。

【0019】次いで、図2(c)のように、形成した金属配線24上にCVD法でパッシベーション膜、例えばSiN膜25を厚さ1000nmで形成する。続いて、図2(d)のように、SiN膜25上に感光性ポリイミド前駆体溶液を滴下し、回転塗布を行い半導体基板の全面に広げ、所望する膜厚、例えば20000nmのポリイミド膜26を形成する。そして、図3(a)のように、ポリイミド膜26を露光、現像し、スクライプ線及びパッドに相当する領域に開口27を設けるパターン加工を行う。その後、図3(b)のように、低温熱処理、例えば130℃~170℃、30分~60分の間の適切な条件で第1の熱処理を行い、ポリイミド膜26中の溶媒を揮発させる。

【0020】次に、形成されたポリイミドパターンをマスクに、フッ素系混合ガス例えばCF₄/O₂を用いたRIEにより、SiN膜25のパターン加工を行なう。その後、図3(c)のように、パワー100W~1000W、時間10分~30分の最適な条件で酸素プラズマによる半導体基板の表面のアッシング処理を行う。さらに、第2の熱処理例えば300℃~400℃、60~120分の間の最適な条件で熱処理を行い、ポリイミド膜26を硬化させる。

【0021】しかる後、チップ毎に切り分け、リードフレームに固定し、チップ表面にあるボンディングパッドとリードフレームを導線で接続した後、モールド樹脂でチップを封入し、半導体装置を完成する。

【0022】この実施例2においても、作製された半導体装置では、ポリイミド膜26のパターン加工を行った後、SiN膜25のエッチングを行い、その後に酸素アッシングをすることで、フッ素イオンは表面のポリイミドと共に除去でき、金属配線24の腐食が防止される。また、このアッシング後に熱処理を行っているため、アッシングにより解離したポリイミド膜26におけるイミド結合を再結合でき、モールド樹脂との密着性低下が防止される。さらに、実施例2では、エッチング工程前に *

* ベークを行ってポリイミド膜26中の溶媒を揮発させることにより、エッチング中のデガスが抑えられエッチング雰囲気により安定し、エッチャの再現性がとれる。またエッチング装置内部の部品に与える影響が小さくなり、発塵等が抑えられる。

【0023】本発明の実施例1、及び実施例2の工程を用いて作製したサンプルと、ポリイミド膜をベーク処理した後にエッチングを行う工程で作製したサンプル（以下、従来技術1と称す）、従来技術1の工程にベーク後酸素アッシングを加えた工程で作製したサンプル（以下、従来技術2と称す）についての比較を行った。図5は各サンプルにおけるポリイミド・モールド樹脂間の接着強度の特性を示す。また、表1は各サンプルにおけるポリイミドとモールド樹脂との界面での剥がれ評価、表2はAlが露出している部分の腐食の度合いについての評価である。

【0024】実施例1または2のサンプルと従来技術1のサンプルは、作製後と、温度125℃、圧力2.0Kgf/cm²飽和モードでの高温高湿度加速試験（以下、PCT試験と称す）24時間後での接着強度の低下は小さかったのに対し、従来技術2のサンプルでは、接着力の低下が大きかった。また超音波探傷解析（Scanning Acoustic Tomography, S. A. T）によるポリイミド・モールド樹脂間の観察では、実施例1または2のサンプル及び従来技術1でのサンプルでは、サンプル作製後、熱衝撃と吸湿処理の試験（ウェハ処理Aと称す）剥離が見られなかったのに対し、従来技術2のサンプルは、ウェハ処理Aを行った後の観察で剥離が多発していた。

【0025】一方、Alの腐食について観察を行うと実施例1、2のサンプル及び従来技術2のサンプルは、作製後と、温度125℃、圧力2.0Kgf/cm²飽和モードでのPCT試験500時間までAlの腐食は発生していないのに対し、従来技術1のサンプルではPCT試験100hで腐食が85%発生していた。

【0026】なお、前記実施例1、2の説明では感光性ポリイミドを用いた場合について記載したが、非感光性ポリイミドを用いてもよく、フォトリソをマスクにポリイミドパターンの加工を行った後、以下同様にして前記実施例1、2と同様の工程を行うことにより、同様の半導体装置を得ることができ、同様の効果が得られる。

【0027】

【表1】

処理 プロセス	ポリイミド・モールド樹脂間剥がれ数	
	処理前	ウェハ処理A後
実施例 1	0 / 30	0 / 30
実施例 2	0 / 30	0 / 30
従来技術 1	0 / 30	0 / 30
従来技術 2	0 / 30	28 / 30

【0028】

【表 2】

処理 プロセス	PCT試験時間 (h)					
	試験前	100	200	300	400	500
実施例 1	0 %	0 %	0 %	0 %	0 %	0 %
実施例 2	0 %	0 %	0 %	0 %	0 %	0 %
従来技術 1	0 %	85 %	100 %			
従来技術 2	0 %	0 %	0 %	0 %	0 %	0 %

【0029】

【発明の効果】以上説明したように、本発明ではポリイミド膜をパターン加工し、これをマスクとしてパッシベーション用絶縁膜のエッチング後に、酸素プラズマによるアッシングを行うことで、エッチング時に使用したエッチャントの影響を無くし、金属配線が露出した部分の腐食の発生を抑制することができる。また、酸素アッシング後に熱処理を行うことで、モールド樹脂との密着性低下を引き起こす酸素の影響を除去することができ、モールド樹脂との密着性を高める事が可能となる。

【0030】また、ポリイミド膜をパターン加工した後、第1の熱処理を行うことにより、ポリイミド膜中の溶媒を揮発させ、直後のパッシベーション用絶縁膜のエッチング時におけるデガスを抑制し、安定したエッチングを行うことができる。

【図面の簡単な説明】

【図1】本発明の第1実施例の製造方法を工程順に示す *

* 断面図のその1である。

【図2】本発明の第1実施例の製造方法を工程順に示す断面図のその2である。

【図3】本発明の第2実施例の製造方法を工程順に示す断面図のその1である。

【図4】本発明の第2実施例の製造方法を工程順に示す断面図のその2である。

【図5】本発明と従来の半導体装置のモールド樹脂に対する密着性を示す図である。

【図6】従来の製造方法の工程の一部を示す断面図である。

【符号の説明】

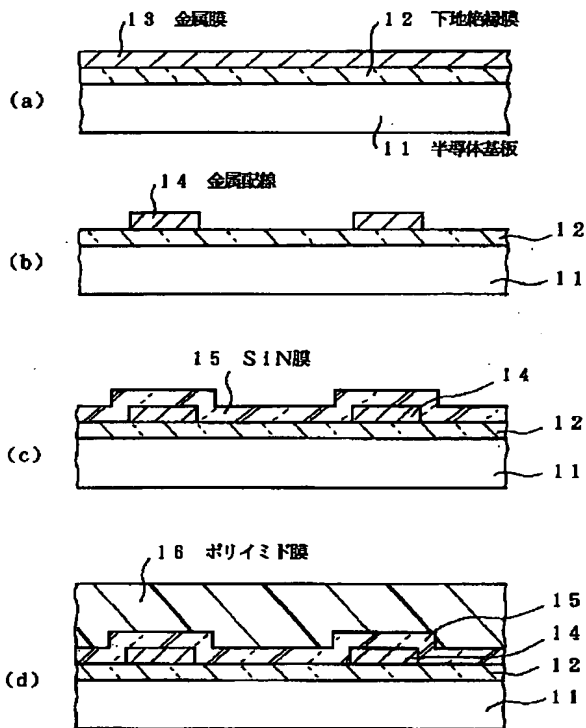
11, 21 半導体基板

14, 24 金属配線

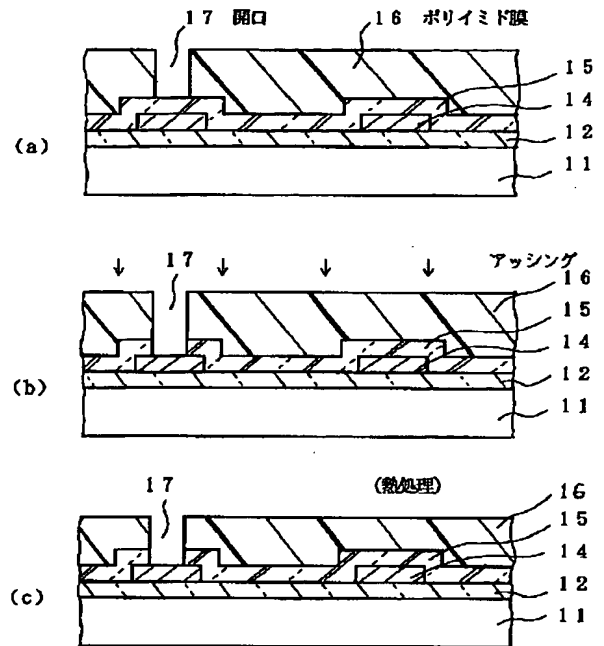
40 15, 25 SiN膜

16, 26 ポリイミド膜

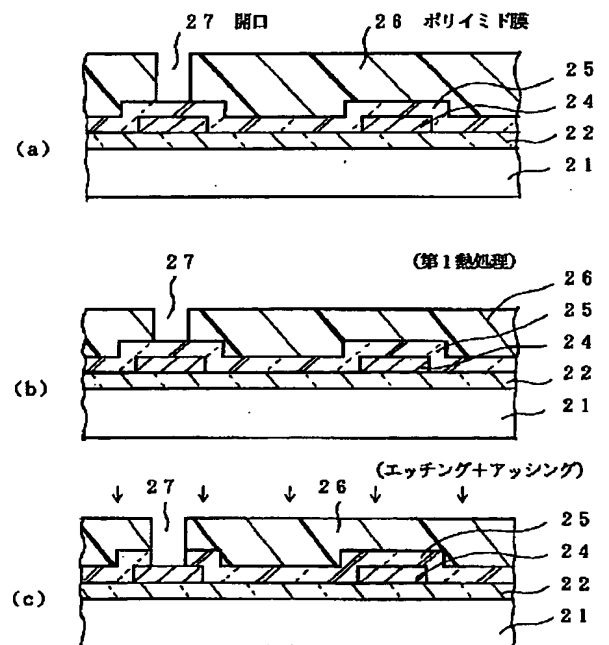
【図1】



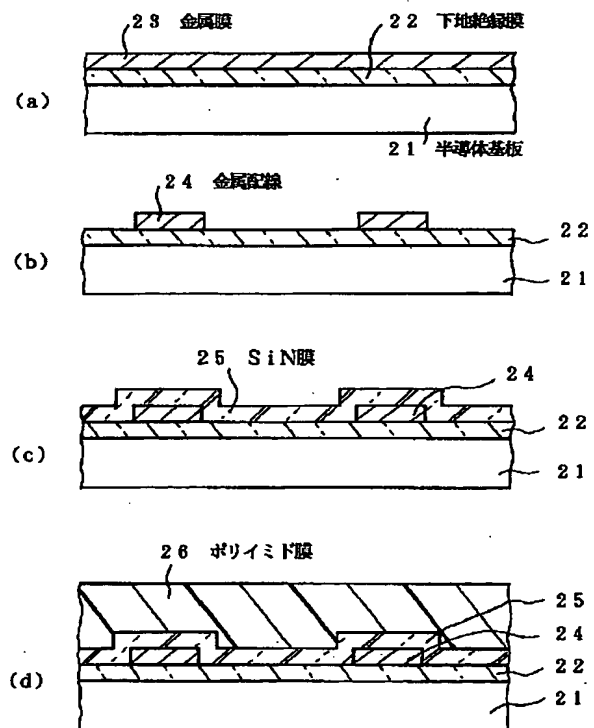
【図2】



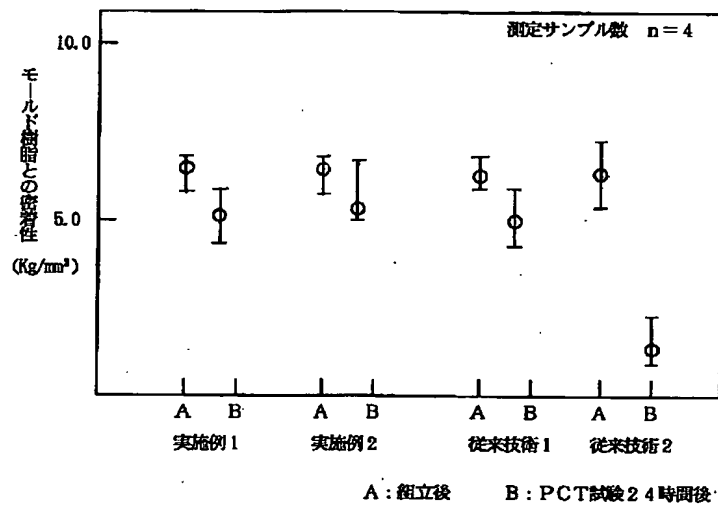
【図4】



【図3】



【図 5】



【図 6】

